

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **03-019358**

(43)Date of publication of application : **28.01.1991**

(51)Int.Cl.

H01L 27/04

(21)Application number : **01-152171** (71)Applicant : **MATSUSHITA**

ELECTRON CORP

(22)Date of filing : **16.06.1989** (72)Inventor : **KANAZAWA KUNIHICO**

OSADA SHUNSUKE

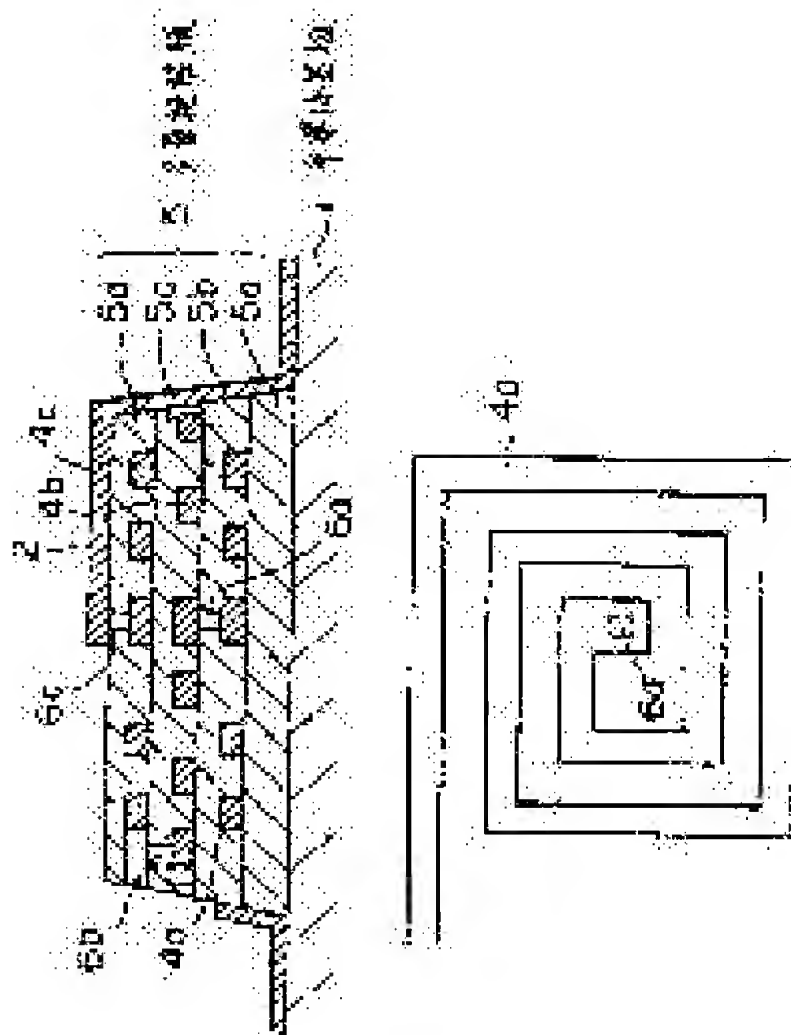
(54) SEMICONDUCTOR INTEGRATED CIRCUIT

(57)Abstract:

PURPOSE: To obtain a semiconductor integrated circuit provided with an inductor of high inductance, a coupler, or a balun by a method wherein the inductor, the coupler, or the balancing element is formed of a two or more-layered metal film coil which sandwiches a ferromagnetic substance between layers on a semiconductor board.

CONSTITUTION: Coiled metal film coils 4a, 4b, and 4c are successively formed so as to be interposed in a multilayered insulating film 5 composed of four ferromagnetic layers 5a, 5b, 5c, and 5d which are formed on the surface of a semiconductor substrate 1, a metal film

wiring 2 is formed on the surface of the multilayered insulating film 5, and the adjacent metal film coils 4a and 4b, the adjacent coils 4b and 4c, and the uppermost metal film coil 4c and the metal film wiring 2 are electrically connected to each other respectively.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-19358

⑬ Int. Cl.⁹
H 01 L 27/04

識別記号
L
庁内整理番号
9056-5F

⑭ 公開 平成3年(1991)1月28日

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 半導体集積回路

⑯ 特 願 平1-152171

⑰ 出 願 平1(1989)6月16日

⑱ 発 明 者	金 澤 邦 彦	大阪府門真市大字門真1006番地	松下電子工業株式会社内
⑲ 発 明 者	長 田 俊 輔	大阪府門真市大字門真1006番地	松下電子工業株式会社内
⑳ 出 願 人	松下電子工業株式会社	大阪府門真市大字門真1006番地	
㉑ 代 理 人	弁理士 星野 恒司		

明 細 書

1. 発明の名称 半導体集積回路

2. 特許請求の範囲

半導体基板の表面に形成した強磁性体からなる多層絶縁膜の層間に、渦巻状の金属膜コイルを形成し、上記の絶縁膜に設けた通孔を介して、電気的に接続して構成したインダクタ、結合素子あるいはバラン素子を含むことを特徴とする半導体集積回路。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、マイクロ波などの高周波通信機器に不可欠なインダクタを含む半導体集積回路に関するものである。

(従来の技術)

近年、通信情報網が多様化し、CATV、衛星放送、衛星通信などのニューメディアが注目されている。これらの高周波を用いる通信機器では、その小型化のために、IC化が進んでいる。

従来、VHF/UHF帯以上の通信用受発信回路では、インダクタすなわちL成分は、寸法が大きくなるため、IC化されず部品を外付けすることが多かった。しかしながら、マイクロ波帯域等では、どうしてもインダクタをIC化せざるを得ない場合があり、GaAs基板を使った半導体集積回路(MMIC)等でインダクタのIC化が行われている。

この種の従来のIC化されたインダクタについて、第4図により説明する。

第4図(a)および(b)は、インダクタの要部拡大断面図および平面図で、(a)図に示すように、従来のインダクタは、半導体基板1の表面に金属膜配線2を形成した上に、上記の金属膜配線2の末端部に通孔3aを設けた絶縁膜3を形成し、さらにその表面に、上記の通孔3aで金属膜配線2と接続する渦巻状の金属膜コイル4を形成したものである。一般に半導体基板1にはSiやGaAsが、絶縁膜3にはSiO₂やSi₃N₄が、金属膜配線2および金属膜コイル4には蒸着スパッタあ

るいはめっきによるA1, Ti-Si等がそれぞれ用いられる。

(発明が解決しようとする課題)

しかしながら、上記の構成では、インダクタの設計性は良いが、その大きさが数百 μ m角で、インダクタンス値は数十nHであり、100nH以上のインダクタの形成は難しいという問題があった。

また、回路には、インダクタを用いた結合器やバラン素子も用いられているが、寸法が大きくなり、また、大きなインダクタンス値が得られないため、実用化されていないという問題もあった。

本発明では、上記の問題を解決するもので、小形で高インダクタンスのインダクタ、結合器あるいはバラン素子を有する半導体集積回路を提供するものである。

(課題を解決するための手段)

上記の課題を解決するため、本発明は、半導体基板の上に、強磁性体をはさんだ2層以上の多層の金属膜コイルを用い、インダクタ、結合器あるいはバラン素子を構成するものである。

うに、また、金属膜配線2をその表面に、それぞれ順次形成し、さらに、上記の最下層を除く絶縁膜5b, 5cおよび5dに設けた連通孔6a, 6b, および6cにより、相隣接する金属膜コイル4aと4bおよび4bと4cならびに最上層の金属膜コイル4cと金属膜配線2とをそれぞれ電気的に接続したものである。

なお、上記の多層絶縁膜5は、高周波でも高い透磁率を示し、且つ電気的に絶縁性を有するMn₂O₃フェライトを用いスパッタで形成した、その他の半導体基板1、金属膜配線2および金属膜コイル4の材質と形成方法は、従来と変わらないのでその説明を省略する。

次に、本発明の第2の実施例である結合器について第2図により説明する。ここで結合器と呼んだが、変圧器としても働くことはいうまでもない。

第2図(a)は、本発明による結合器を示す模型断面図、第2図(b)および(c)は、その下層および上層のインダクタの平面図、第2図(d)はその等価回路図である。

(作 用)

強磁性体を挟んだ多層の金属膜コイルを用いることにより、インダクタの大きさが従来の数十分の一から数百分の一以下に小形化できる。また、小形化が可能になったため、従来、困難であった結合器やバラン素子も実現できる。

(実施例)

本発明の実施例三例を第1図ないし第3図により説明する。

まず、本発明による第1の実施例である、半導体集積回路のインダクタについて第1図により説明する。

第1図(a)は、インダクタ部の模型断面図、第1図(b), (c)および(d)はそれぞれ下層、中間層および上層を示す模型断面図である。

第1図(a)において、半導体基板1の表面に形成した、強磁性体の4層5a, 5b, 5cおよび5dからなる多層絶縁膜5の間に、第1図(b), (c)および(d)に示すように、図のように巻いた渦巻状の金属膜コイル4a, 4bおよび4cを挟み込むよ

第2図(a)において、本実施例の結合器は、半導体基板1の上に形成した、強磁性体の3層5a, 5bおよび5cからなる多層絶縁膜5の各層間に、第2図(b)および(c)に示したように、それぞれ独立した、同一方向に巻いた渦巻状の2個の金属膜コイル4aおよび4bを形成し、絶縁膜5aおよび5cに設けた連通孔6aおよび6bによって、それぞれ半導体基板1および上記の多層絶縁膜5の表面に形成された金属膜配線2aおよび2bと接続されている。

第2図(d)は、上記のような構成の結合器の等価回路図である。

なお、本実施例では、2組の金属膜コイル4aおよび4bを一層ずつとしたが、それぞれ多層にしたり、この多層化した2組を交互に挟み込んでよく、このようにすればさらに結合効率が高められることはいうまでもない。

次に、本発明の第3の実施例として、バラン素子について第3図により説明する。ここでいうバラン素子とは非平衡回路をさすが、3ポートの整

圧着として施すことはいうまでもない。第3図(e)は、本発明によるバラン素子を示す模式的断面図、第3図(b)ないし(d)は、最下層から順に示した平面図、第3図(a)はその等価回路図である。第3図(a)において、本実施例のバラン素子は、半導体基板1の上に形成した2本の金属膜配線2aおよび2bの上に、強磁性体の4層5a、5b、5cおよび5dからなる多層絶縁膜5を形成し、さらに上記の絶縁膜5aと5b、および絶縁膜5cと5dの間にそれぞれ第3図(b)ないし(d)に示すように、図のように巻いて、その外周端で接続した2個の金属膜コイル4aおよび4cを、また、絶縁膜5bと5cの間に、第3図(c)に示した金属膜コイル4bをそれぞれ形成したものである。なお、金属膜コイル4aは透過孔6a、6cおよび6dで、それぞれ金属膜配線2aと2cおよび金属膜コイル4cと、金属膜コイル4bは透過孔6bで金属膜配線2bと、金属膜コイル4cは透過孔6cおよび6dで金属膜コイル4aおよび金属膜配線2dと、それぞれ接続されている。

ないし(d)はその下、中、上各層の平面図、第2図(a)は本発明による第2の実施例の結合器を模式的に示した側面断面図、第2図(b)および(c)はその下、上2層を示す平面図、第2図(d)はその等価回路図、第3図(a)は本発明による第3の実施例のバラン素子を模式的に示した側面断面図、第3図(b)ないし(d)はそれぞれ下、中、上各層の平面図、第3図(e)はその等価回路図、第4図は従来の半導体集積回路のインダクタを模式的に示す側面断面図および平面図である。

- 1 … 半導体基板、 2, 2a, 2b, 2c,
2d … 金属膜配線、 3, 5a, 5b, 5c,
5d … 絶縁膜、 3a, 5a, 6b, 6c,
6d … 透過孔、 4, 4a, 4b, 4c …
金属膜コイル、 5 … 多層絶縁膜。

特許出願人 松下電子工業株式会社

代理人 星野 恒 司

なお、第2および第3の実施例の半導体基板1、金属膜配線2および金属膜コイル4の材質およびその形成方法は第1の実施例と変わらないのでその説明を省略する。

また、本実施例では、多層絶縁膜5を4層としたが、さらに絶縁膜を重ねて、それぞれ多層の金属膜コイルを連結してもよい。

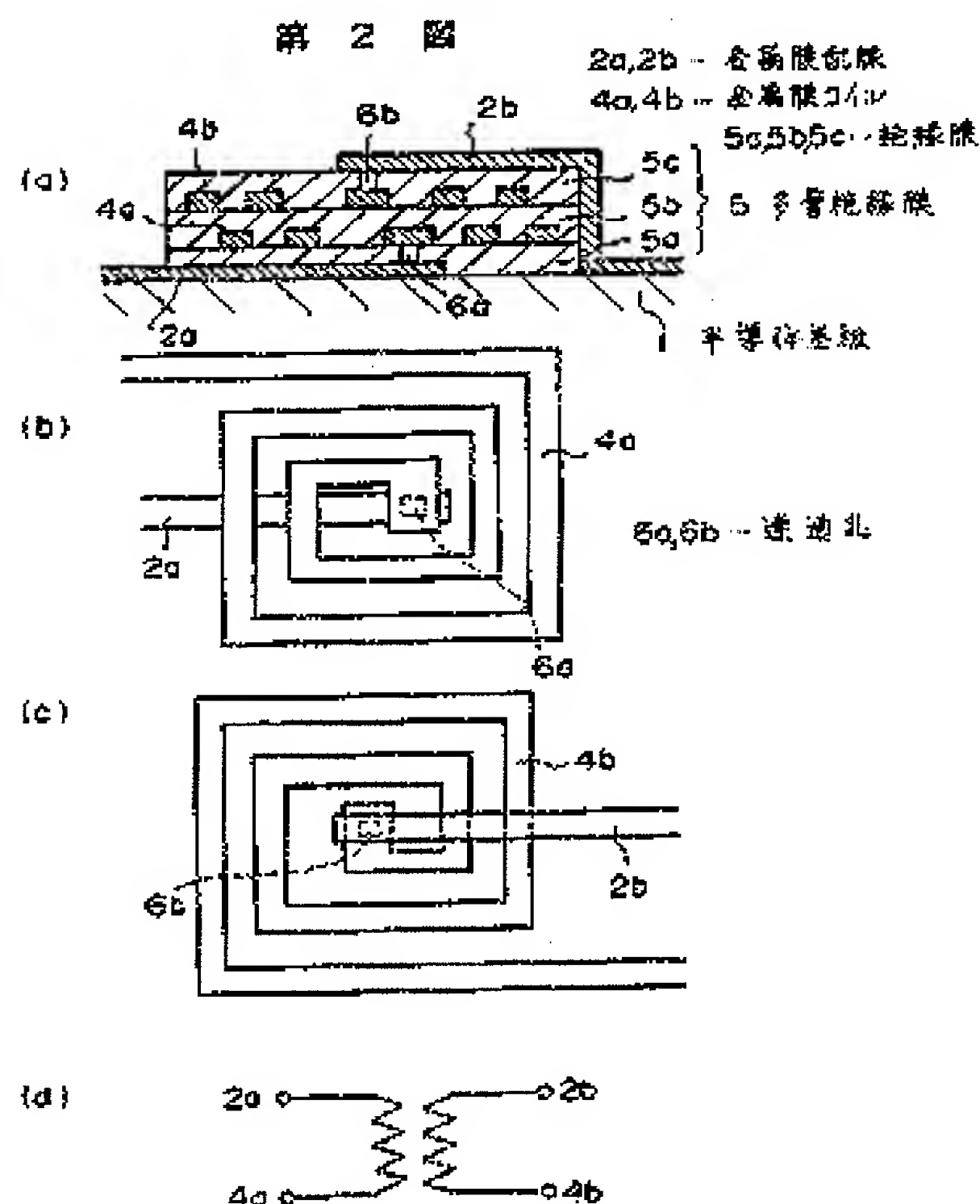
このバラン素子もさらに多層化できるのはいうまでもない。

(発明の効果)

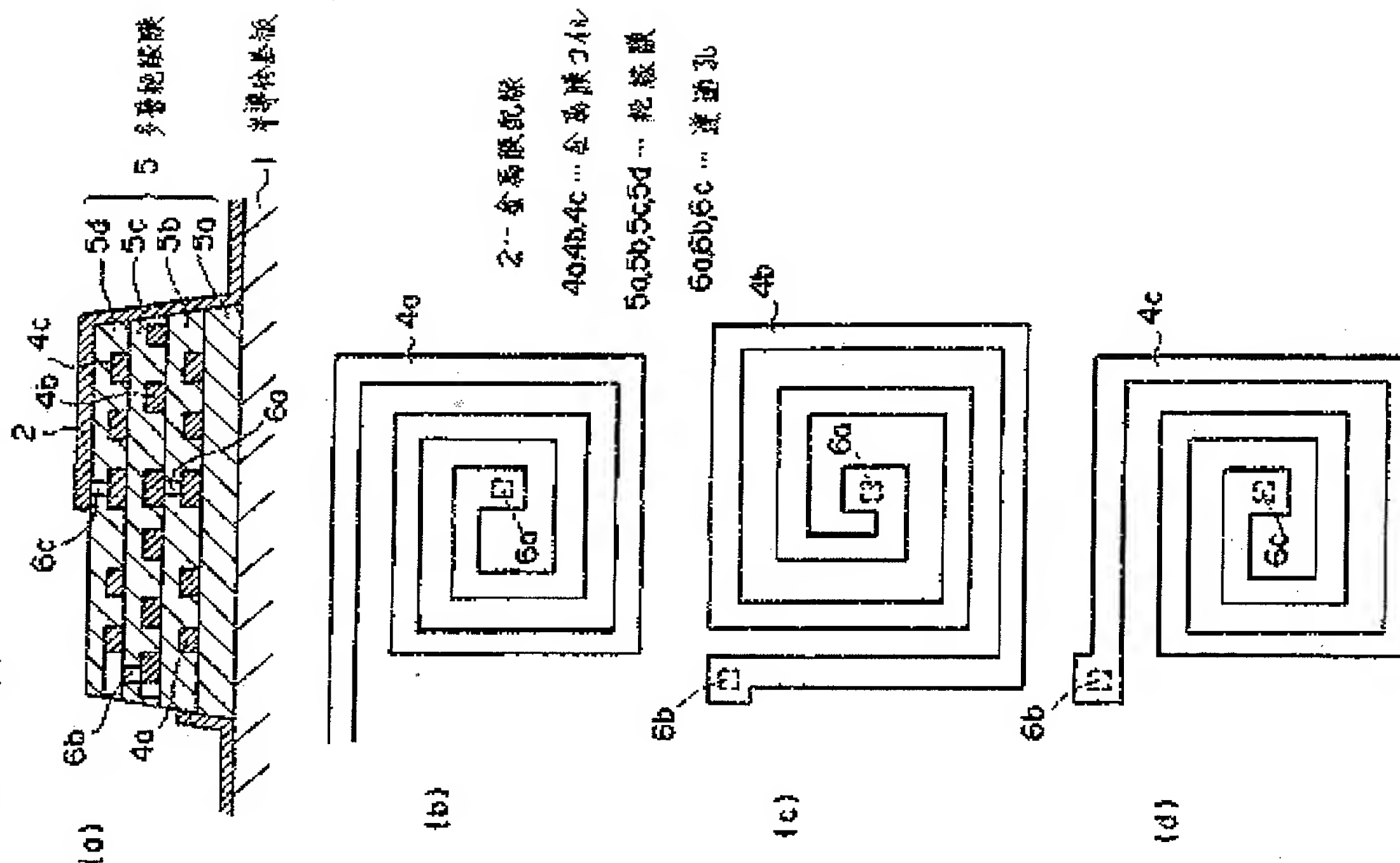
以上説明したように、本発明によれば、強磁性体を挟んで2層以上の金属膜コイルが積層されるので、インダクタの大きさは従来の数十分の一から数百分の一の小形となり、100 nH以上の容量も可能となる。また、小形化が可能になるので、結合器やバラン素子を含む半導体集積回路も実現が可能となる。

1. 図面の簡単な説明

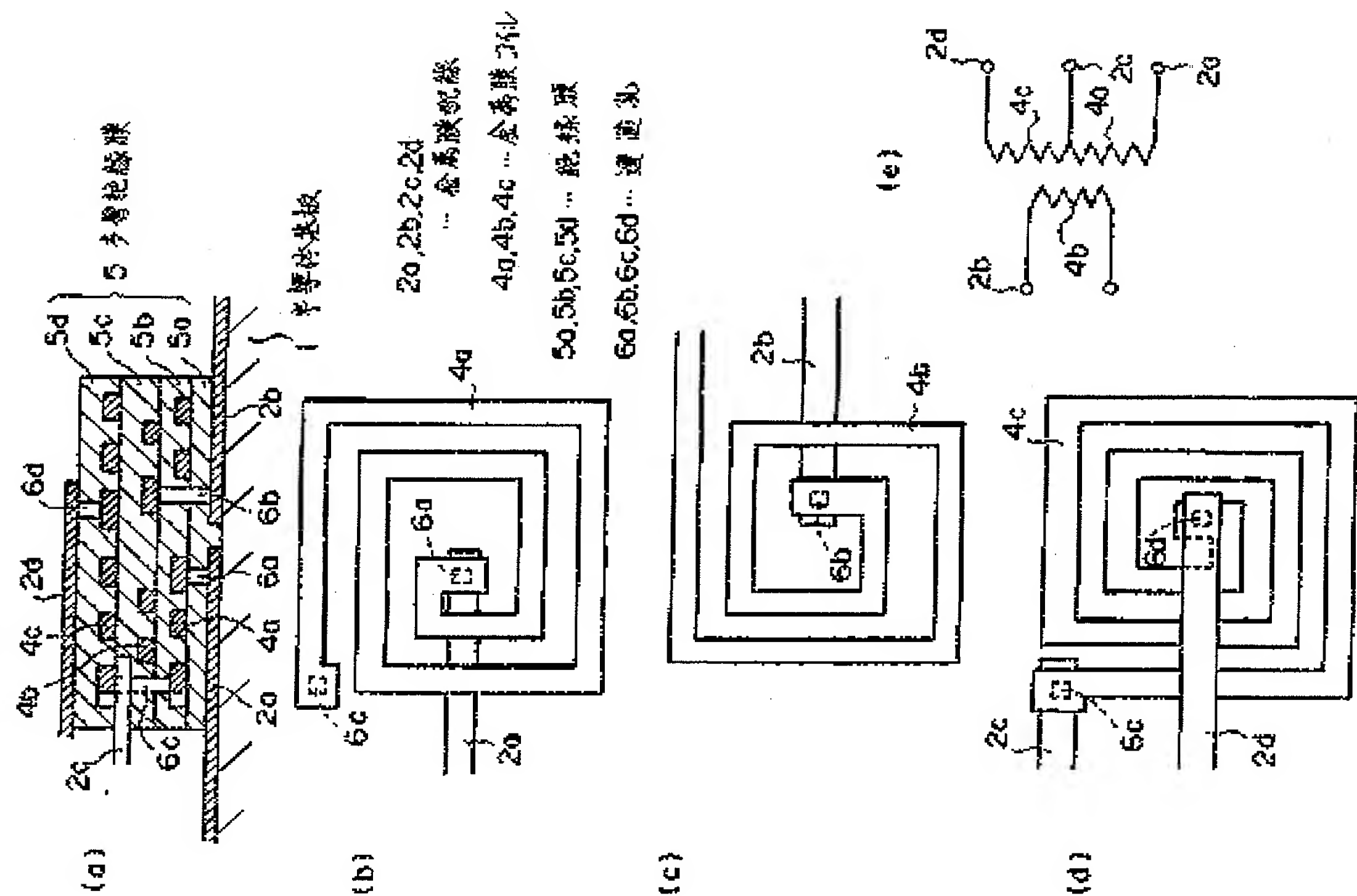
第1図(a)は本発明による半導体集積回路のインダクタを模式的に示した側面断面図、第1図(b)



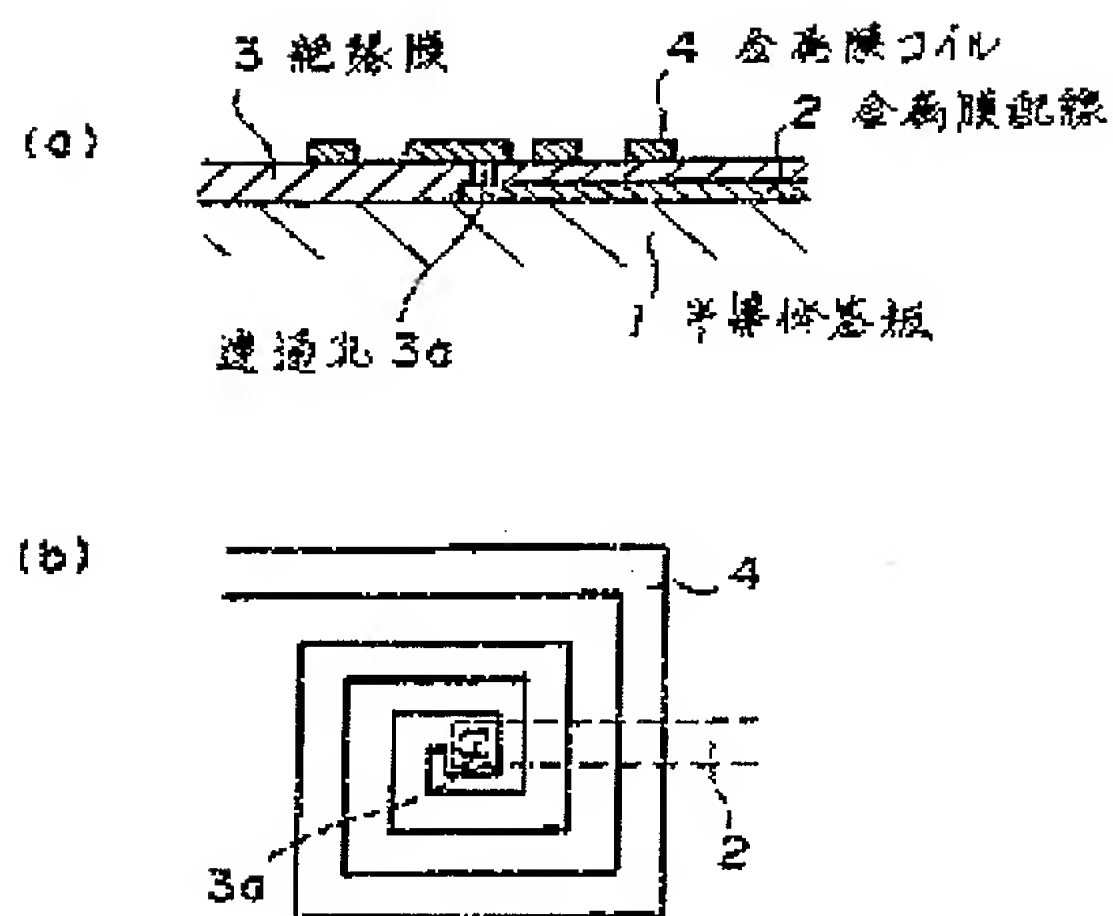
第 1 圖



第 3 圖



第 4 図



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成7年(1995)10月13日

【公開番号】特開平3-19358

【公開日】平成3年(1991)1月28日

【年道号数】公開特許公報3-194

【出願番号】特願平1-152171

【国際特許分類第6版】

H01L 27/04

21/822

【FI】

H01L 27/04

L 8832-481

手 続 補 正 書 (自署)

平成 8 年 10 月 11 日

特許庁長官 青 島 宗 政

1. 事件の表示 特開平 1-152171 号
2. 発明の名称 半導体装置回路
3. 補正を要する点
 - 事件との関係 特許出願人 平成5年10月20日特許第1-152171号
 - 出 所 大阪府高槻市青島1番1号
 - 発 明 者 (684) 松下電子工業株式会社
 - 代 表 者 青 島 宗 政
4. 代理人
 - 住 所 東京都北区赤羽区丁目5番5号 星野ビル3階
 - 氏 名 (5668) 青島 宗 政 元 兼
 - 電 話 03-5388-7171
5. 補正により増加する発明の数 0
6. 補正の請求 明細書の特許請求の範囲および発明の詳細な説明の各欄
7. 補正の内容
 - (1) 特許請求の範囲を明細書の通り訂正する。
 - (2) 明細書第3頁第22行、「(a)項」を「第4項(a)」と訂正する。
 - (3) 同第3頁第23行、「空磁体をはさんだる層以上の」を「空磁体をはさんだる層の層間に導電性の」と訂正する。
 - (4) 同第3頁第23行、「第4項(a)」を「第4項(a)に金属コイルを巻いた」と訂正する。

原 上
宗 政

特 許 請 求 の 範 囲 を 訂 正 し た 書 面

特 許 請 求 の 範 囲

半導体基板上の表面に形成した導電性体からなる多層絶縁膜の層内に、所定の位置に金属コイルを形成し、上記の金属絶縁膜に設けた導電孔を通して、層内に存在する導電性金属コイルと外部に接続される。インダクタ、結合素子またはパラン素子が形成されたことを特徴とする半導体装置回路。